

3-03085-TA

**No English title available.**

Patent Number:

Publication date: 1974-06-19

Inventor(s):

Applicant(s):

Requested Patent: ☐ JP49063366

Application Number: JP19720104917 19721019

Priority Number(s): JP19720104917 19721019

IPC Classification:

EC Classification:

Equivalents:

---

**Abstract**

---

---

Data supplied from the esp@cenet database - I2



## 資料①

正

① 日本国特許庁

## 公開特許公報

特 許 願(2)

後記号なし

昭和 年 月 日  
47.10.19

(2,000円) 特許庁長官 殿

発 明 の 名 称

真空増幅器

発 明 者

東京都港区芝五丁目7番15号

日本電気株式会社内

田 島 玄 之

特 許 出 願 人

東京都港区芝五丁目7番15号

(423) 日本電気株式会社

代表者 社長 小 林 宏 治

代 理 人

〒108 東京都港区芝五丁目7番15号

日本電気株式会社内

(6591) 弁理士 内 原 晋

電話 (452) 111-1 (大代表)

①特開昭 49-63366

④公開日 昭49.(1974) 6. 19

②特願昭 47-104917

②出願日 昭47.(1972) 10. 19

審査請求 有 (全5頁)

庁内整理番号

⑤日本分類

646 53

7257 56

646 53

98CA014

978B01

98CA21

## 明 細 書

発 明 の 名 称 真空増幅器

特許請求の範囲

出力駆動段と前段との間にエィフアフロワ回路を設けた直結多段真空増幅器において、前段エィフアフロワ回路を構成するエィフアフロワ・トランジスタのベース電流を分岐するように接続された後段用トランジスタと、前段エィフアフロワ・トランジスタの過大電流を放出して前段後段用トランジスタを導通させるように接続された抵抗とを有する過大電流保護回路を具備することを特徴とする真空増幅器。

発明の詳細な説明

本発明は真空増幅器、特に直結多段真空増幅器に関するものである。

直結多段真空増幅器は、動作特性の安定性を保つために入力段に整偏増幅回路を用い更に何段

かの直結増幅回路を加えることがほとんど通例になつており、又この種の真空増幅器においては、出力駆動段とその前段との間にエィフアフロワ回路を用いることも通例である。従来の直結多段真空増幅器においては、このエィフアフロワ回路の次段である出力駆動段を構成するトランジスタがある入力条件により飽和領域において動作することがあるために、出力駆動段の入力インピーダンスは著しく低下し、従つてエィフアフロワ回路のトランジスタに過大電流を流す結果となる。

従来この過大電流を防止するためにダイオードを使用している。しかしながら、この方法ではエィフアフロワ回路と出力駆動段との間にダイオードを接続して電流を分岐しているために、ダイオードに大きな電圧が要求され、又ダイオードのリーク電流が直ちに回路の特性劣化を招く等の欠点がある。

本発明の目的は、これ等の欠点をなくした過大電流保護回路を具備した真空増幅器を提供すること

ある。

本発明は、出力駆動段と前段との段間を用いるエミッタフォロワ回路において、そのエミッタフォロワ・トランジスタのエミッタ電流の主電流路となるようにエミッタとそのエミッタ抵抗との間に接続した追加抵抗と、この追加抵抗の一端とエミッタフォロワ・トランジスタのエミッタをの接続点にベースを、追加抵抗の他端にエミッタを、エミッタフォロワ・トランジスタのベースにコレクタをそれぞれ接続した保護用トランジスタとより成る過大電流保護回路を具備することを特徴とする。

本発明の過大電流保護回路によれば、エミッタフォロワ・トランジスタに過大電流が生じた場合、エミッタフォロワ・トランジスタのエミッタ電流の主電流路に直列に挿入された検出用抵抗の両端に過大電流に応じた大きき電圧降下が発生し、この電圧降下により保護用トランジスタが導通する。その結果、エミッタフォロワ・トランジスタのベース電流がこの保護用トランジスタのコレクタ電

流電流に供給されることにより、トランジスタ3及び4の駆動負荷となつてゐる。

トランジスタ7及び8のベースは共通接続され、この共通接続点は分岐されて抵抗10を介して負電流9に接続されていると共に、別のトランジスタ11のエミッタに接続されている。このトランジスタ11のベースはトランジスタ3のコレクタに接続され、コレクタは正電流6に接続されている。

トランジスタ4のコレクタ出力は入力段101の出力となり、次段のエミッタフォロワ回路102の入力となる。

エミッタフォロワ回路102を構成するトランジスタ12のベースはトランジスタ4のコレクタ及びトランジスタ13のコレクタに接続され、そのコレクタは正電流6へ、エミッタは保護用トランジスタ13のベース及び過大電流検出用抵抗14の一端にそれぞれ接続されている。保護用トランジスタ13のコレクタはエミッタフォロワ・トランジスタ12のベースに、エミッタは抵抗14の

特開 昭49-63366(2)

流として一部分流するため減少し、従つてエミッタフォロワ・トランジスタのコレクタ電流が減少することになり、過大電流は防止される。

本発明の過大電流保護回路は負増幅器の特性劣化をもたらしことなく簡易な構造で所期の目的を果すことができ、又この保護用トランジスタに特別のきびしい特性が要求されることもない。

次に本発明をその実施例について図面を参照して詳細に説明する。

第1図を参照すると、本発明の一実施例の負増幅器において、その入力段101は差動増幅回路からなつており、入力端子1及び2に各々のベースが接続され、かつエミッタが共通接続されたトランジスタ3及び4が差動増幅回路を構成している。これらのトランジスタ3及び4のエミッタ共通接続点は定電流回路5を介して正電流6に接続されている。一方トランジスタ3及び4のコレクタは、エミッタが共通接続されたトランジスタ7及び8のコレクタにそれぞれ接続され、これらのトランジスタ7及び8はエミッタ共通接続点を

他端に接続され、その接続点は抵抗15を介して負電流9に接続され、かつこのエミッタフォロワ回路102の出力となつてゐる。

この出力は出力駆動段103の入力となり駆動用トランジスタ16のベースに直結される。駆動用トランジスタ16のエミッタは負電流9に接続され、コレクタはダイオード17のカソードに接続されている。ダイオード17のアノードはダイオード18のカソードに接続され、ダイオード18のアノードは駆動用トランジスタ16の駆動負荷である定電流回路19を介して正電流6へ接続されている。

ダイオード17のカソード出力、及びダイオード18のアノード出力はこの出力駆動段103の出力となり、出力段104の入力となる。出力段104は相補型プッシュプル構成でPNPトランジスタ20及びNPNトランジスタ21より成り、これらトランジスタ20及び21のベースは各々ダイオード17のカソード及びダイオード18のアノードに接続されている。トランジスタ20及

特開 昭49-63366(3)

び21の各コレクタは負電源9及び正電源6へそれぞれ接続され、トランジスタ20及び21のエミッタは共通接続されて、この共通接続点が演算増幅器の出力端子22に接続されている。

出力端子22に与る出力は、正電源6と負電源9の電位間を入力の大さきに応じて任意に動くことができる。出力抵抗104は出力抵抗103の働きに近似的する。出力抵抗103はトランジスタ16及び抵抗負荷19より構成されているので、トランジスタ16のコレクタ電位はほぼ正電源6と負電源9の電位間を渡ることになる。駆動用トランジスタ16のコレクタ電位が正電源電圧近くにある状態では、トランジスタ16は飽和領域にありその入力インピーダンスも出力インピーダンスも高い。トランジスタ16のベース電位が上昇した場合、コレクタ電位は負電源電圧に近づきトランジスタ16のベース・コレクタ間は逆方向バイアスから順方向バイアスとなるために、トランジスタ16は飽和領域で動作することになる。

である。

こゝで本発明の効果を説明するために、第2図に示した従来の過大電流保護回路を具備する演算増幅器を参照すると、従来のエミッタフォロワ・トランジスタ12のベースと駆動用トランジスタ16のコレクタとの間に保護用ダイオード23が接続していた。この従来の構成ではトランジスタ16が飽和領域に達した場合に、それまで逆方向バイアスされていたダイオード23は順方向バイアスとなり、トランジスタ12のベース電流が、ダイオード23により分岐されることになる。従つてトランジスタ12のコレクタ電流が減少し大電流は防止されることになる。しかしながら、このようなダイオードを用いる回路形式においては、ダイオード23の両端には最大、正電源電圧と負電源電圧の電位差近くの電位が逆方向に印加されることがあるためダイオードに大きな逆耐圧が要求される。又ダイオード23のリーク電流が直ちに回路の特性劣化を招くことになる。従つて第2図のような従来の回路は実用が困難である。

この飽和状態においては、トランジスタ16のベースからみたインピーダンスは著しく低下し、従つてベース・エミッタ間に大きな電流が流れる河床となる。この大電流は入力抵抗101と出力抵抗103との間を流れているエミッタフォロワ・トランジスタ12を通して流れることになる。ここで、トランジスタ12に過大電流が流れると、抵抗104の両端にその電流値と流れる電流の積で定まる電圧降下を生じる。この電圧降下が駆動用トランジスタ13のベース・エミッタ間を流方向にバイアスして、そのコレクタに電流を生ぜしめるのでエミッタフォロワ・トランジスタ12のベース電流の一部は駆動用トランジスタ13のコレクタに流れることになる。従つて過大電流が流れているトランジスタ12のベース電流は減少し、その結果コレクタ電流は減少することになり、過大電流は防止される。なお、所定電流以上の過大電流がエミッタフォロワ・トランジスタ12を流れたときに駆動用トランジスタ13が動作するより放出抵抗14の電流値を決めておくことは勿論

これに対し、本発明による回路構成においては、駆動用トランジスタ13のコレクタ・エミッタ間にはダイオード順方向電圧2個分の電圧がかかるだけなので、逆耐圧に対する過大を要求しないし、放出用抵抗14は抵抗15に比較して一般に無視できる程度の大きさであるので回路特性に影響を及ぼさない。

なお、本発明の具体的な構成は例に限定されることなく種々の変形が可能であり、例の特許請求の範囲に記載されたすべての演算増幅器に及ぶ。

#### 図面の簡単な説明

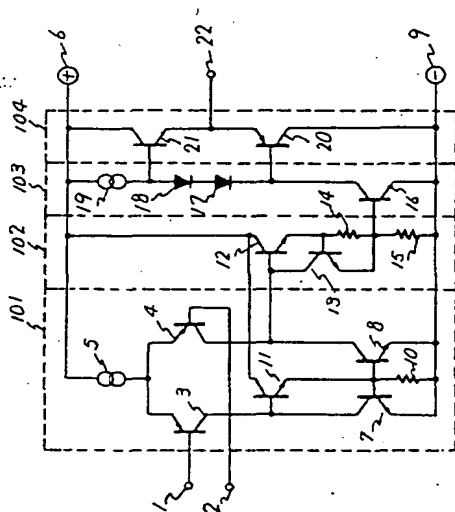
第1図は本発明の実施例を示す回路図、第2図は従来の過大電流保護回路を具備した演算増幅器の回路図である。第2図において、第1図と同等の部分には第1図と同じ参照数字で示されている。なお、図において12はエミッタフォロワ回路を構成するトランジスタ、13は本発明による過大電流保護用トランジスタ、14は過大電流検出用

(4)

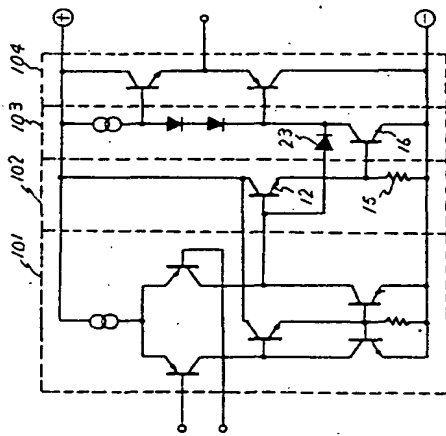
特開 昭49—63366 (4)

抵抗、101は入力段、102はエミッタフォロ  
ワ回路、103は出力駆動段、及び104は出力  
段である。

代理人 弁護士 内原 晋



第1図



第2図

(5)

特開 昭49- 63366(5)

添付書類の目録

明 細 書	1 通
発 任 状	1 通
図 面	1 通
願 書 面 本	1 通
出願査定請求書	1 通

